



GEB Enterprise S.r.l.

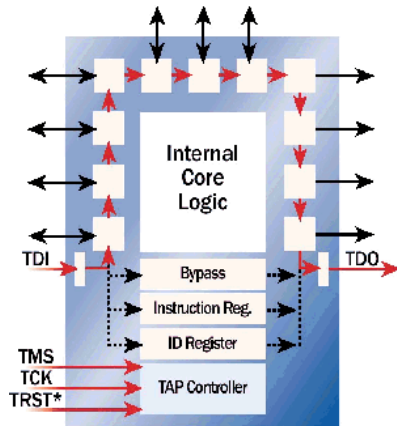
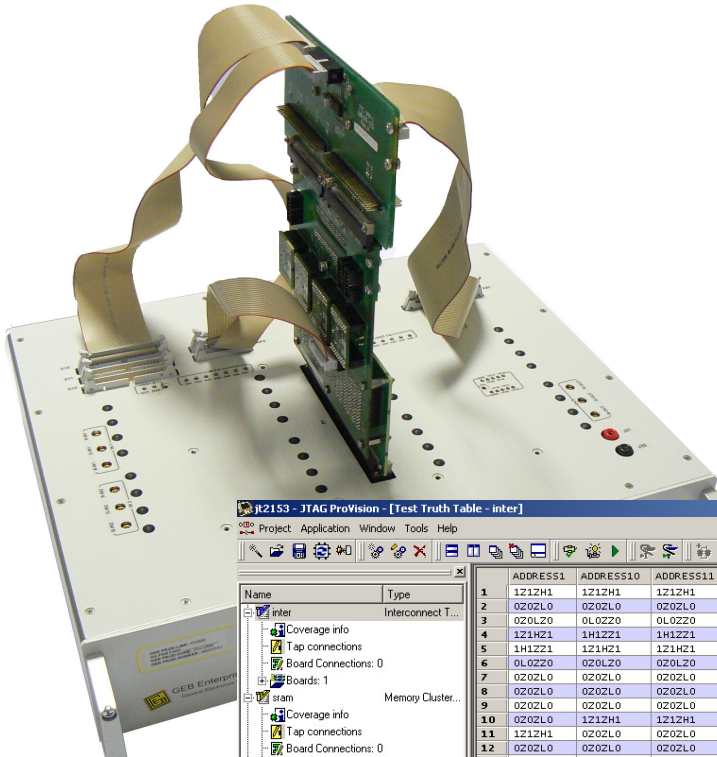
General Electronics Business

Via Rocca di Papa, 21 - 00179 Roma, Italy

Email: info@geb-enterprise.com - Web: www.geb-enterprise.com

TS010414

**Specifica Generica
Test BSCAN e Fixture**



Project: Application Window Tools Help

Name	Type	ADDRESS1	ADDRESS10	ADDRESS11	ADDRESS12	ADDRESS13	ADDRESS14	ADDRESS15	ADDRESS2	ADDRESS3	ADDRESS4	ADDRESS5
1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1
2	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0
3	0202L0	0L02Z0	0L02Z0	0L02Z0	0L02Z0	0L02Z0	0L02Z0	0L02Z0	0L02Z0	0L02Z0	0L02Z0	0L02Z0
4	1212H1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1
5	1H12Z1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1
6	0L02Z0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0L02Z0	0L02Z0	0L02Z0	0L02Z0
7	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0
8	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0
9	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0
10	0202L0	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	0202L0	0202L0	0202L0	0202L0	0202L0
11	1212H1	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	1212H1	1212H1	1212H1	1212H1
12	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0
13	0202L0	0202L0	0202L0	0202L0	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	0202L0
14	1212H1	0202L0	0202L0	1212H1	0202L0	0202L0	1212H1	0202L0	0202L0	1212H1	0202L0	0202L0
15	0202L0	0202L0	1212H1	1212H1	0202L0	0202L0	1212H1	0202L0	1212H1	1212H1	1212H1	0202L0
16	1212H1	Chain	D200:0201	0202L0	1212H1	0202L0	1212H1	0202L0	1212H1	0202L0	1212H1	0202L0
17	0202L0	Board	ADDRESS_1	1212H1	0202L0	1212H1	0202L0	1212H1	0202L0	1212H1	0202L0	1212H1
18	1212H1	Net	ADDRESS_1	0202L0	1212H1	1212H1	0202L0	1212H1	0202L0	0202L0	1212H1	0202L0
19	0202L0	Device	D200	0202L0	1212H1	0202L0	0202L0	1212H1	1212H1	0202L0	0202L0	1212H1
20	1212H1	Pin Nr	4	1212H1	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	1212H1
21	1212H1	Device Cell	52	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	0202L0
22	0202L0	Vector	14	1212H1	1212H1	1212H1	1212H1	0202L0	0202L0	0202L0	0202L0	0202L0
23	1212H1	Cell Type	Driver	0202L0	0202L0	0202L0	0202L0	1212H1	1212H1	1212H1	1212H1	1212H1
24	1212H1	Cell Value	1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1
25	1212H1			1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1	1212H1
26	1212H1			1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1
27	0202L0			0L02Z0	0L02Z0	0L02Z0	0L02Z0	0L02Z0	0202L0	0202L0	0202L0	0202L0
28	0L02Z0			0202L0	0202L0	0202L0	0202L0	0202L0	0L02Z0	0L02Z0	0L02Z0	0L02Z0
29	0L02Z0			0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0L02Z0	0L02Z0	0L02Z0
30	0202L0			0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0
31	0202L0			1212H1	1212H1	1212H1	1212H1	1212H1	0202L0	0202L0	0202L0	0202L0
32	0202L0			1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	0202L0	0202L0	0202L0	0202L0
33	1212H1			0L02Z0	0L02Z0	0L02Z0	0L02Z0	0L02Z0	1212H1	1212H1	1212H1	1212H1
34	1H12Z1			0202L0	0202L0	0202L0	0202L0	0202L0	1H12Z1	1H12Z1	1H12Z1	1H12Z1
35	0L02Z0			0202L0	0202L0	0202L0	0202L0	0202L0	0L02Z0	0L02Z0	0L02Z0	0L02Z0
36	0202L0			0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	0202L0	1212H1
37	0202L0			0202L0	0202L0	0202L0	1212H1	1212H1	1212H1	1212H1	1212H1	0202L0
38	0202L0			0L02Z0	0L02Z0	0L02Z0	1H12Z1	1H12Z1	1H12Z1	1H12Z1	1H12Z1	0202L0

Resources Applications Errors: 0 Nets: Free Fixed Drive Fixed Sense Control Device: j2153_1 / D201

Output Execution Log

inter Infra Status unknown Interconnect Test: Passed [Starting Result Collector]



INDICE

1	Generalità sul Test BSCAN	4
1.1	Introduzione.....	4
1.2	La Fixture	6
1.3	IL POD/CONTROLLER.....	7
2	L'APPROCCIO GEB AL TEST BSCAN.....	7
2.1	SOFTWARE DI TEST MODULARE.....	7
2.2	ELETTRONICA FIXTURE DI TEST MODULARE	10
2.2.1	Logica di self test Embedded.....	11
2.3	Self Test Adapter.....	11
2.3.1	Disposizione parti elettriche	12
2.4	Meccanica contenitore modulare	14
2.4.1	Esploso esemplificativo Fixture Modulare	15
2.4.2	Vista di Una Fixture Modulare con Self Test Adapter.....	16
2.5	Fixture Modulare Multi-project.....	17
2.6	FIXTURE DI TEST LOW COST	19
2.7	Scheda Descrittiva Sintetica della fornitura.....	21

**ACRONIMI**

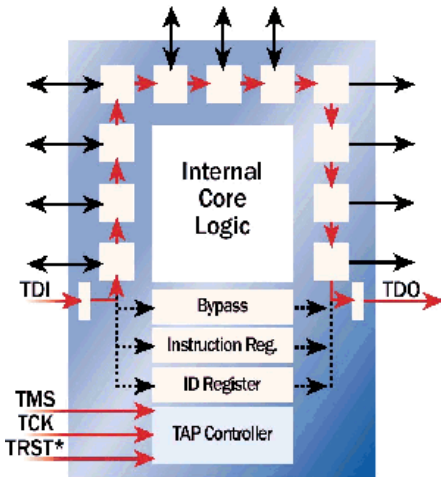
Acronimo	Significato	Note
AEX Manager	Sequenziatore test JTAG	
Altera	Altera S.p.A.	
API	Application Programm Interface	
BSCAN	Boundary Scan, modalità d'accesso per test ai componenti	
BSCAN Controller	Scheda PC su bus PCI o PXI per attuazione test JTAG	
BSPIO	Boundary Scan Parallel I/O	
C	Linguaggio di programmazione	
C/L	Conto Lavoro	
CLASSIC	Tool di sviluppo per test JTAG sviluppato a fine anni 80	
CS	Circuito stampato	
DFT	Design For Test	
DIM o BSPIO	Moduli GEB d'interfaccia segnali elettrici multi standard controllabili BSCAN	
FPGA	Field Programmable Gate Array	
GEB	GEB Enterprise S.r.l.	
GOPEL	Fornitore Boundary Scan Test Tools	
GUI	Graphical User Interface	
ITA	Parte mobile della fixture con inserzione ZIF nella parte fissa	
JTAG	Joint Test Action Group	
LP LPE	Lista Parti	
LVDS	Connessione bilanciata ad alta velocità e basso swing	
MQO	Minimo quantitativo ordinabile	
NIOS	Softcore CPU a 32 bits per Fpga Altera	
PC	Personal Computer	
PCB	Circuito stampato	
PCI	Bus standard per PC desktop	
PLD	Programmable Logic Device	
POD	Terminale del controller BSCAN con quattro TAPS	
PROVISION	Tool di sviluppo per test JTAG sviluppato ad inizio anni 2000	
PXI	Bus PCI su rack	
QUARTUS	Ambiente di sintesi o routing per FPGA Altera	
RS232	Connessione seriale full duplex monofilare	
RS485	Connessione bilanciata a bassa velocità	
SOC	Scheda System On Card con SOPC su FPGA	
SOPC	Scheda System On Programmabe Chip	
SOPC Builder	Ambiente di sviluppo Hardware/Software per NIOS	
STA	Self Test Adapter per Test Fixture in modalità BSCAN	
I	Self Test Adapter Funzionale per Test Fixture in modalità Funzionale	
TAP	Test Access Port (Porta JTAG o porta BSCAN)	
TTL	Transistor+Transistor=Logic. Comunemente inteso come logica fra 0.4V e 2.4V	
USB	Connessione seriale half duplex bilanciata	
UUT	Unity Under Test	
VHDL	Very High Description Level	
VME	Bus Standard a 8/16/32/64 Bits	
VP	Virginia Panel	
ZIF	Zero insertion Force	



1 Generalità sul Test BSCAN

1.1 Introduzione

Il test Boundary Scan permette la verifica delle interconnessioni usando I pin dei componenti. Ogni pin di un componente Boundary scan può essere usato per pilotare un segnale o per "leggerne" lo stato.



I test pattern sono applicati come definito dallo standard IEEE 1149, che prevede l'accesso usando l'interfaccia TAP (Test Access Port). L'interfaccia TAP che è composta di 4 segnali (TMS, TCK, TDI, TDO) e d un quinto segnale opzionale TRST.

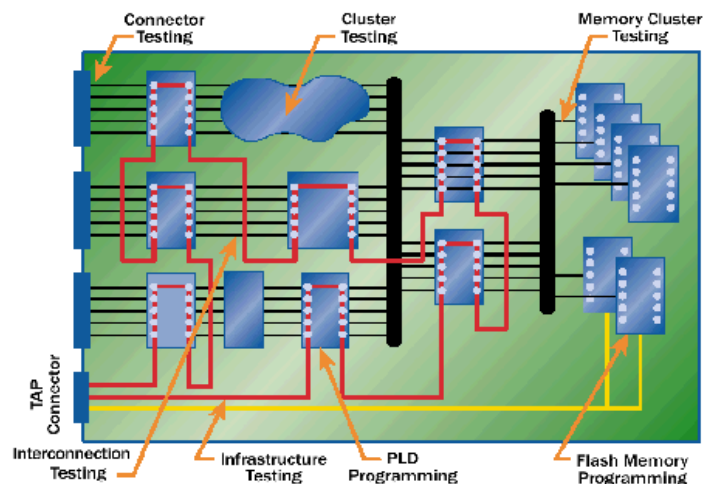
Il test jtag rende possibile un test "pseudo-fuzionale" per stimolare e verificare componenti non-boundary scan (SRam, SDram, Buffer, Flash..), usando in pins dei componenti JTAG come un letto di chiodi virtuale.

Attraverso l'interfaccia TAP è anche possibile programmare flash/eprom parallele usando i pin dei componenti boundary-scan per pilotare indirizzi, dati e controlli.

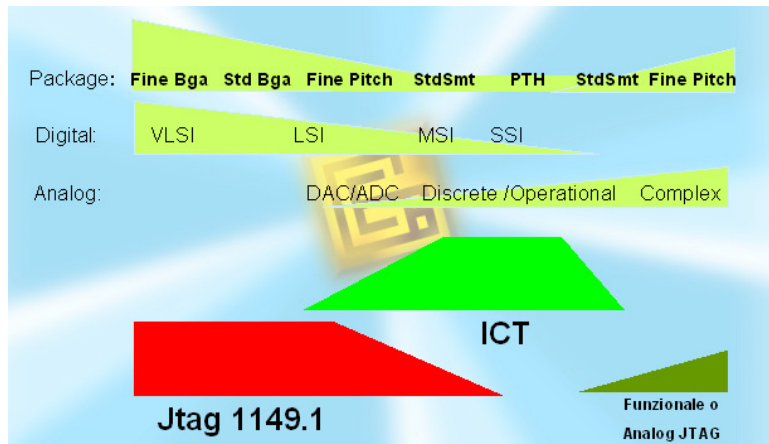
Software di supporto facenti parte dell'ambiente di test BSCAN permettono anche la programmazione di boot memory di fpga senza utilizzare i tool proprietari direttamente nella sequenza di test della scheda.

Osservando una scheda che contiene sia componenti boundary scan che tradizionali possiamo identificare alcune classi di tests:

- INFRA: Test delle catene JTAG.
- INTERCONNECT: Test di tutte le connessioni fra componenti JTAG
- CLUSTER or MEMORY test: Test di tutti i componenti non JTAG.
- CONN TEST: Test dei segnali a connettore.
- ISP: programmazione Flash, Pld, Fpga utilizzando uno o più TAPs Analog: Test di DAC, ADC, Comparatori, misure, taratura EEPROM.SPECIAL TEST, Serdes, DVI, FDP, LVDA AC Coupled, etcFUNCTIONAL TEST, I2C, VME, PCI, PCIe bus

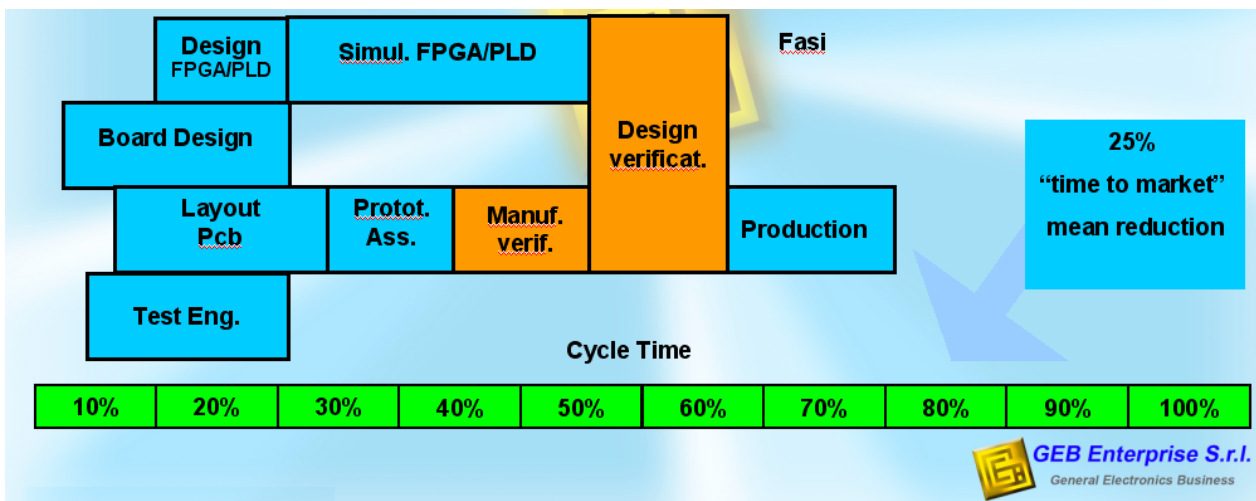


Il test BSCAN supporta bene il test di logiche digitali ma per un'ottima copertura complessiva della scheda è bene sia affiancato da test altre tipologie di test. La seguente figura schematizza l'efficacia delle tipologie di test su classi di componenti diverse.



Un'ottima copertura si ottiene utilizzando il test BSCAN e il test funzionale. Il test BSCAN permette un facile collaudo di tutta quella logica, quali processori, fpga, memorie, bus e drivers, senza della quale il test funzionale non riesce neanche a partire. Il successivo test funzionale potrà collaudare tutte quelle risorse, quali ethernet trascriver, parti analogiche, difficilmente collaudabili BSCAN a velocità piena identificando eventuali problemi dinamici residui.

Il test BSCAN introduce anche miglioramenti nel ciclo di progetto. Essendo il test BSCAN un

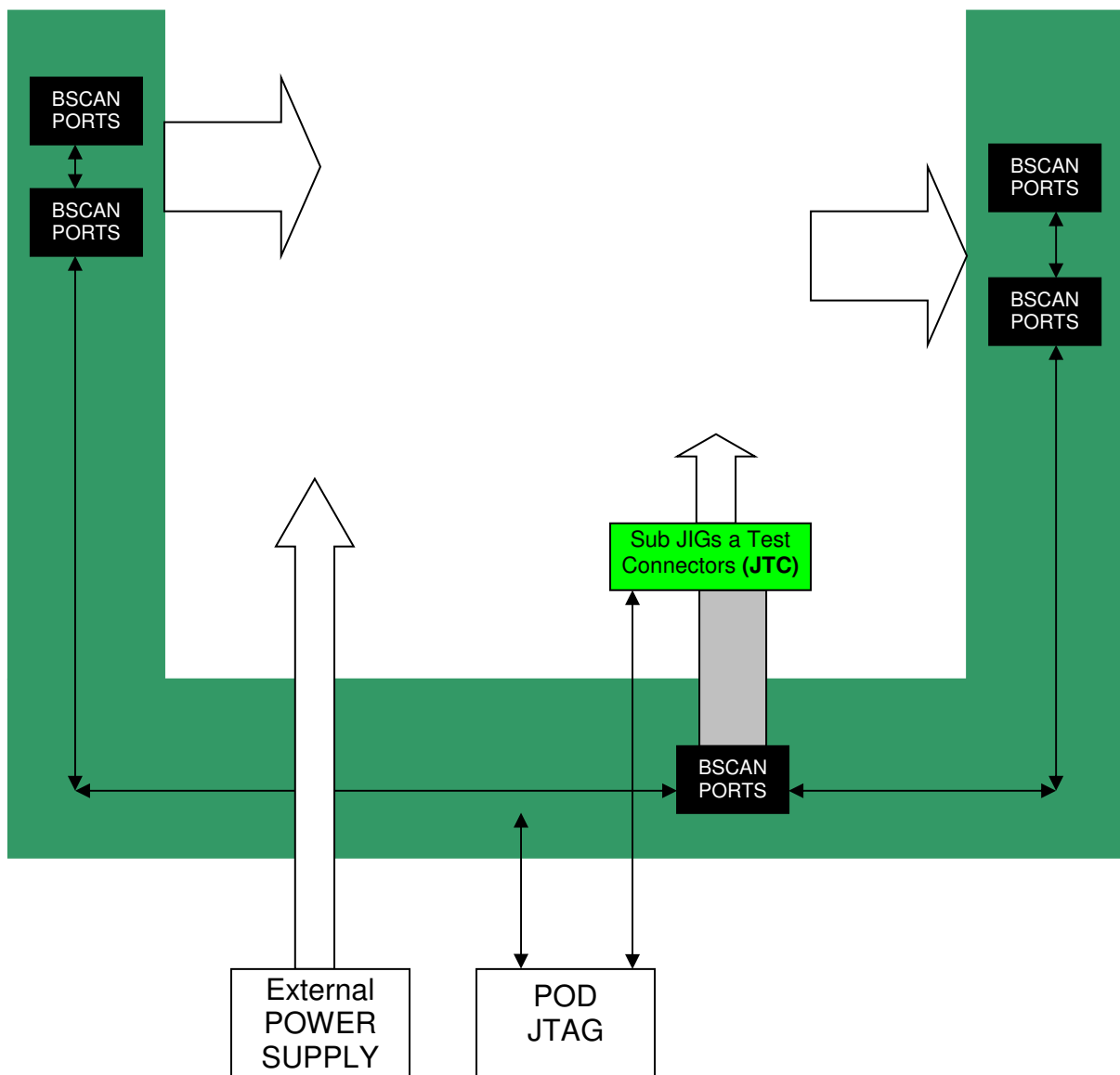


test di tipo strutturale non necessita per il collaudo della scheda di FPGA programmate o di firmware caricato sul processore, rompendo il dead-lock tipico nel collaudo del prototipo, in cui errori di manufacturing e errori firmware(C/VHDL) si sovrappongono bloccano rendendo difficoltoso il collaudo. Il test BSCAN può essere applicato al prototipo prima delle verifiche funzionali consegnando, di fatto, al progettista una scheda senza errori di manufacturing.



1.2 La Fixture

La fixture deve interfacciarsi all'UUT sui MAIN connectors, per controllare i segnali di interfaccia e per alimentare UUT, e ai test connectors, per controllare i segnali di test e normalmente per accedere alla catena BSCAN. Ogni BSCAN port deve essere interfacciata ai segnali UUT con gli opportuni livelli elettrici e quindi dotata dei necessari traslatori di livello. Ciò rende la fixture normalmente realizzata mediante una mother board attiva di una discreta complessità.





1.3 IL POD/CONTROLLER

Per applicare i vettori di test alla scheda è necessario l'utilizzo di un'interfaccia fra il PC, con il software di test, e i TAPs presenti sulla scheda.

Tale interfaccia si differenzia in base alle seguenti caratteristiche principali:

- Numero di TAPs tipicamente 2 o 4. E' il numero di catene boundary scan presenti sull'UUT.
- Frequenza massima di funzionamento del clock TCK (Da 100KHz a 40MHz). Determina la velocità con cui è eseguito il test. Alcune operazioni come la programmazione di Fpga o Flash richiedono frequenze di funzionamento di almeno 5MHz per poter essere effettuate in tempi ragionevoli.
- Memoria on Board (da 0 a 128Mbytes). Permettono di pre caricare i tests nel controller evitando i tempi di trasferimento da disco. Per la programmazione di fpga o flash sono mandatori almeno 16Mbytes
- Embedded o da Laboratorio. I primi sono tipicamente racchiusi nella fixture, permettendo una facile connessione, senza oggetti esterni "penzolanti", soluzione tipicamente da produzione. I secondi sono composti da uno/due contenitori che sono connessi alla fixture con cavo piatto e all'PC 1/2 ethernet o USB, soluzione tipica da Engineering.

2 L'APPROCCIO GEB AL TEST BSCAN

I componenti essenziali per l'utilizzo del test BSCAN sono:

1. Il pod/controller con il software di sequenziamento dei test e ricerca guasti. Parti standard, acquistabili da JTAG Technologies o da GEB.
2. Il programma di test specifico dell'UUT
3. La Fixture di collaudo composta di una parte meccanica (contenitore, guide, supporti) e di una parte elettrica (Interfacce livelli elettrici e porte BSCAN)
4. Un banco attrezzato con PC e alimentatori da laboratorio.

La GEB fornisce normalmente i punti 2 e 4 sopra descritti e utilizza per entrambi un approccio modulare e upgradabile nel tempo.

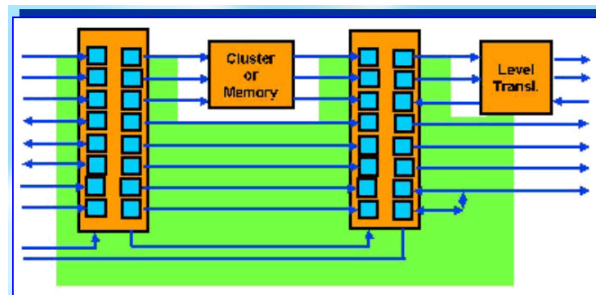
2.1 SOFTWARE DI TEST MODULARE

Il software di test può essere studiato decidendo a priori gli obiettivi di copertura di risorse interne e quindi modulandone i costi. Ad esempio, per un test a livello engineering, potrebbe non essere necessario realizzare una fixture che interfacci tutti i segnali di I/O evitandone sia i costi di progettazione sia i costi di realizzazione.



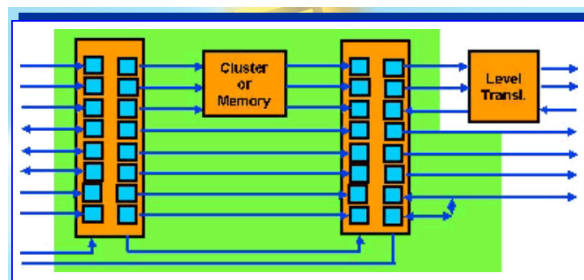
Il test BSCAN sviluppato da GEB può essere di quattro livelli di profondità nella ricerca dei guasti:

- **Trivial:** Basso prezzo, per apprezzare le capacità del test BSCAN, limitato ai test INFRA e INTER su tutti i componenti BSCAN. Richiede di connettere all UUT solo l'alimentazione e i TAPs



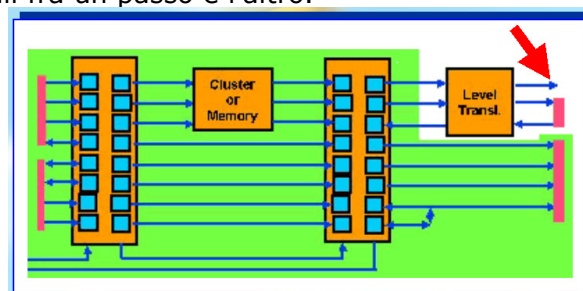
In Verde le parti collaudate

- **Light:** Prezzo medio, tipicamente usato al livello engineering. Oltre a test INFRA e INTER dei componenti BSCAN verifica i cluster e le memorie usando il letto di chiodi virtuale costituito dai componenti BSCAN. Non verifica i segnali ai connettori pertanto richiede di connettere all UUT solo l'alimentazione e i TAPs



In Verde le parti collaudate

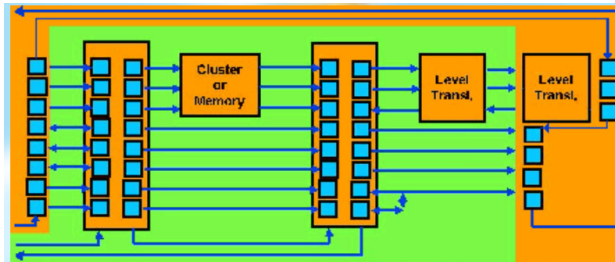
- **Full:** Oltre a quanto fatto nel light è effettuato anche il test dei connettori. I segnali ai connettori sono richiusi in loopback ove possibile con segnali aventi livelli elettrici compatibili ma versi complementari. Non è garantibile in generale la completa copertura dei segnali di I/O, che deve essere valutata caso per caso. E' richiesta la realizzazione di una fixture passiva e il test avviene in due passi, uno con la richiusura e uno senza. Utilizzato per piccole produzioni non al top della usabilità per la necessità di fastidiose operazione manuali fra un passo e l'altro.



In Verde le parti collaudate, i rosa i loopback



- **GOLD:** analogamente al test full sono collaudati i segnali a connettore mediante una fixture "attiva" che riporta a livello LVTTTL tutti i segnali di I/O e li "verifica" o "pilota" utilizzando delle porte BSCAN residenti sulla fixture e pilotati da un TAP dedicato.



In Verde le parti UUT collaudate, in arancio la fixture

Le programmazioni ISP sono considerate un optional applicabile a tutti i livelli di test, mentre i test di parti analogiche e logiche speciali sono optional possibili solo al livello GOLD.

I test funzionali di logiche speciali e/o analogiche sono sviluppati mediante il tool JFT in linguaggio python. Questi test possono utilizzare per l'accesso alle risorse della scheda su:

- Le sole istruzioni standard IEEE1149 quali IR, DR, SDR, Capture, LDR effettuando operazioni con vector rate ridotto (tck/Data Register Length).
- Estensioni custom con basate sul protocollo IEEE1149, con ulteriori registri dedicati (Utilizzando Altera Virtual JTAG IP o analoga della Xilinx), che permettono di raggiungere vector rate operative anche maggiori del Tck massimo. In questo ultimo caso un file di configurazione dedicato al test viene caricato sulle FPGA.

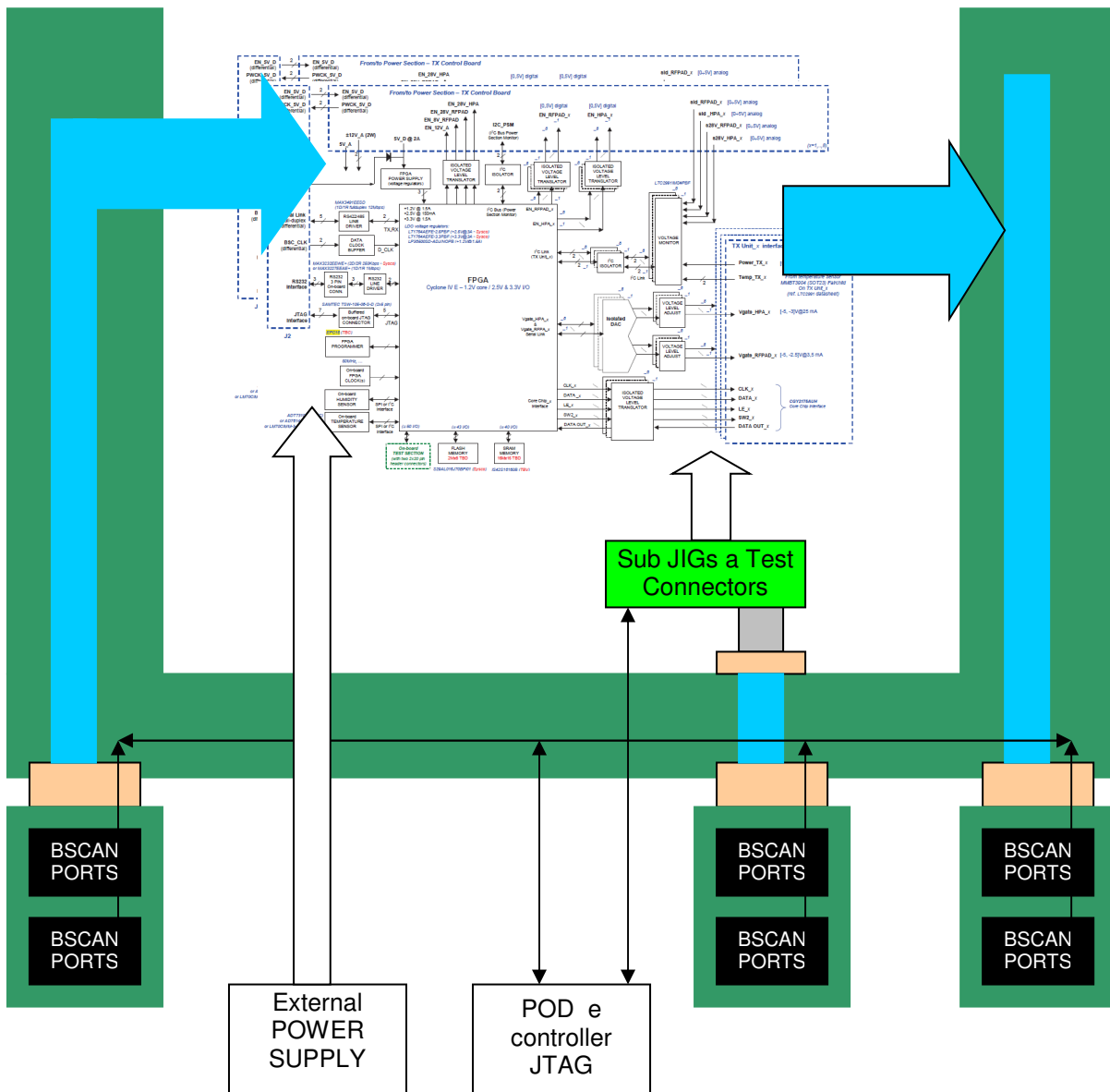


2.2 ELETTRONICA FIXTURE DI TEST MODULARE

Sulla realizzazione della Fixture GEB pone molta attenzione alla modularità e alla manutenibilità.

La fixture modulare è generalmente associata al livello di test GOLD

Tutte le parti attive sono raggruppate in moduli, chiamati BSPIO, Boundary scan parallel I/O (o storicamente DIM). Una volta identificato il guasto, la riparazione avviene per sostituzione del modulo BSPIO.



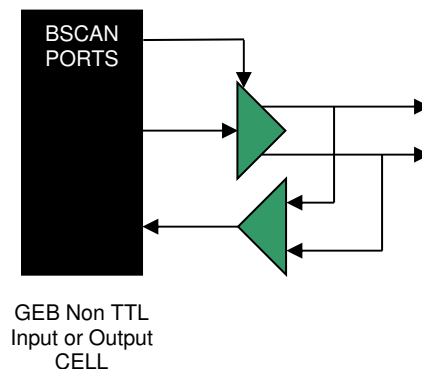


2.2.1 Logica di self test Embedded.

Normalmente un porta BSCAN ha una cella di uscita TTL bidirezionale. Per interfacciare livelli elettrici diversi dal TTL viene applicato dei traslatori di livello monodirezionale, driver o receiver. Cio non permette il test INTERCONNECT della fixture sia degli ingressi sia del traslatori.



Le porte BSCAN contenute nei moduli GEB BSPIO utilizzano per i traslatori di livello delle celle bidirezionali che permettono la verifica del valore pilotato (driver) o il pilotaggio, in fase di test, degli ingressi. Tale logica implica l'uso di 3 porte BSCAN per ogni pin non TTL.



La logica di self test embedded permette la realizzazione di una procedura di collaudo della fixture chiamata Test Fixture Opened, la procedura permette il collaudo dei componenti attivi della fixture evitando false segnalazioni di avaria sul UUT dovute a guasti delle porte BSCAN o delle interfacce della Fixture.

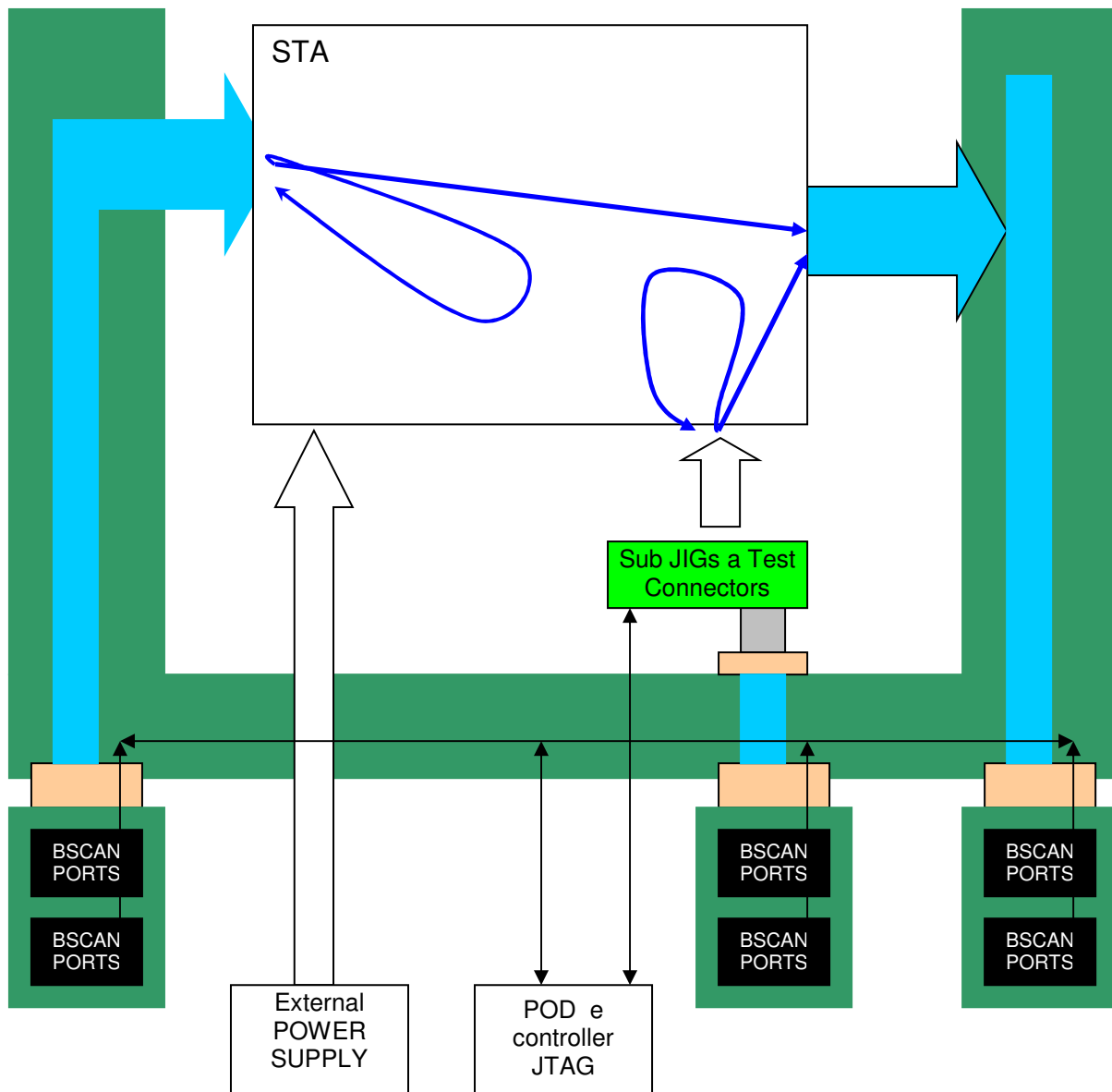
2.3 Self Test Adapter

La procedura Test Fixture Open viceversa non permette la verifica di eventuali guasti sui connettori di interfaccia verso UUT (Rottura o usura pins, falsi contatti). Per raggiungere un livello di copertura anche al livello dei connettori può essere creata una procedura chiamata **Test Fixture Closed** che richiede però un hardware aggiuntivo chiamato **Self Test Adapter (STA)**



Il Self Test Adapter (STA) adapter altri non è che una scheda di forma e dimensioni simili all' UUT che ospitati tutti gli stessi connettori che nell'UUT sono connessi alla fixture. Diversamente dall'UUT la struttura interna è molto semplice e largamente realizzata con loopback fra segnali provenienti dall'UUT. L'unica logica attiva è normalmente e la logica di test dei TAPs

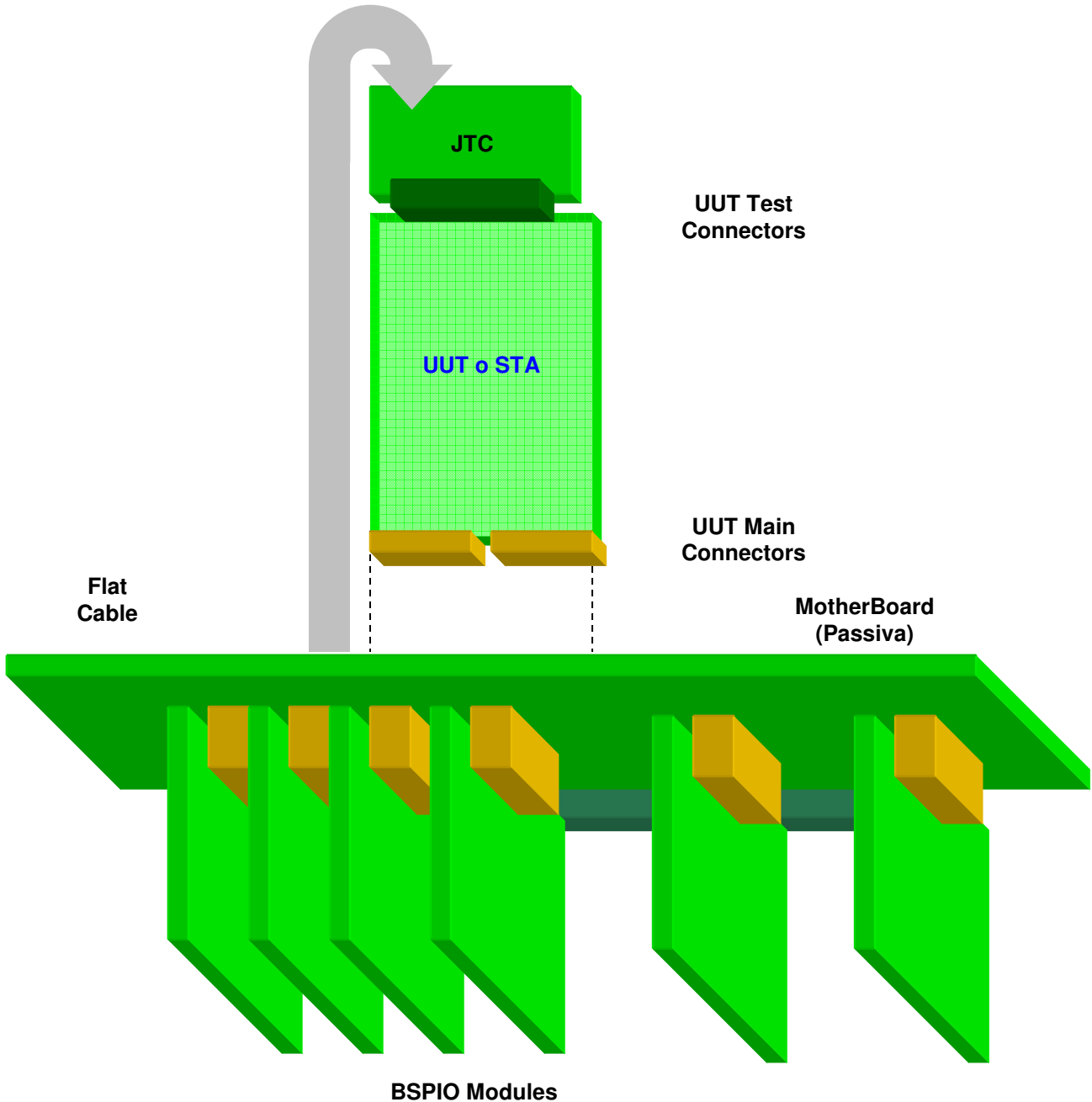
2.3.1





Disposizione parti elettriche

La seguente figura illustra la tipica struttura elettrica di una fixture.





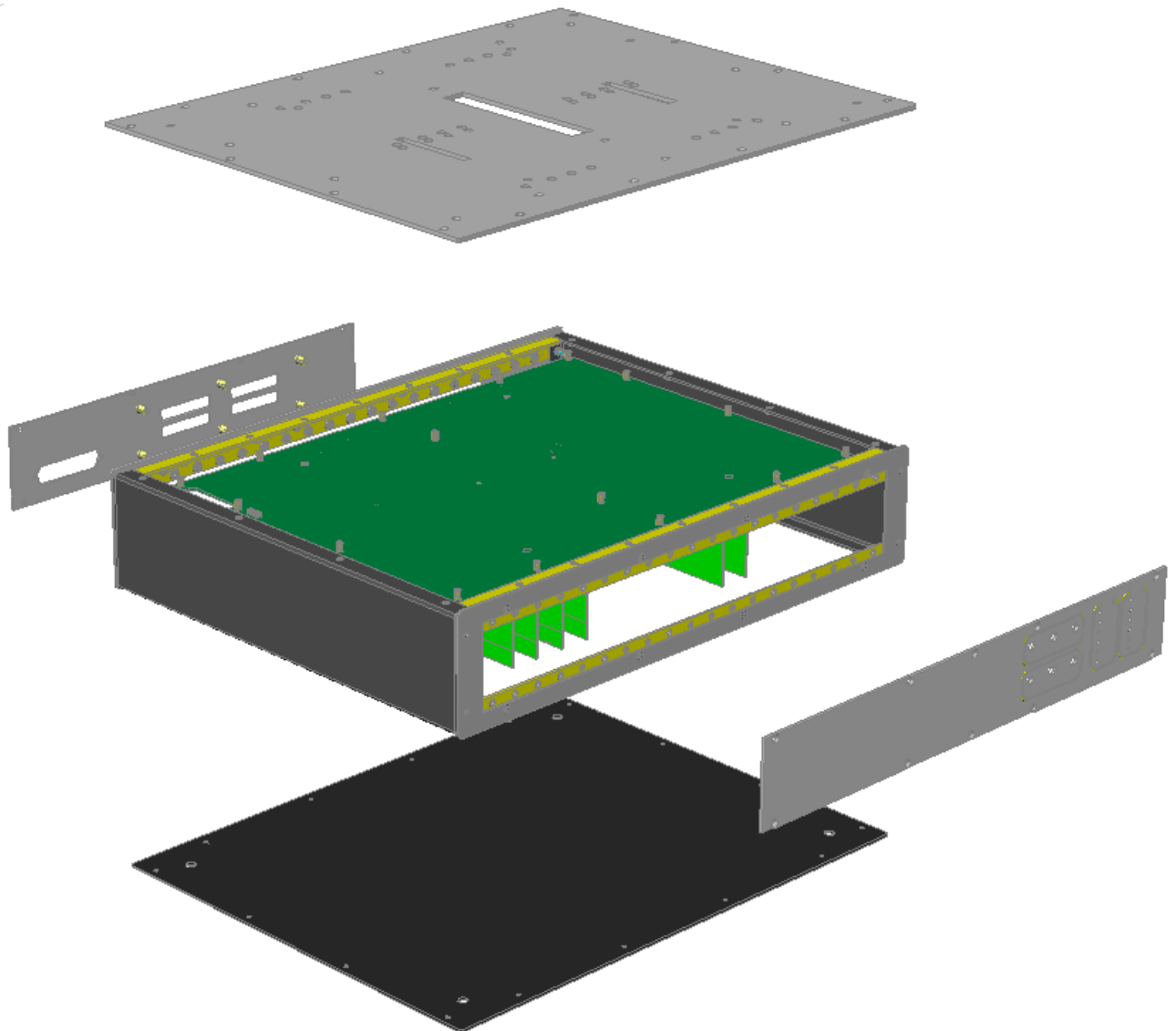
2.4 Meccanica contenitore modulare

La parte elettrica della fixture è ospitata in un contenitore 19 pollici 2U appositamente pensato per impiego desk top le cui caratteristiche salienti sono:

- Pannello superiore spessore 3mm fissato sia su pannelli frontali che laterali, consente di supportare la spinta di inserzione e disinserzione del UUT senza stress per il circuito stampato della motherboard
- Assenza di angoli vivi, normalmente presenti su contenitori 19pollici 2U, pensati per uso in rack.
- Piedini inferiori in plastica anti graffio
- Pannelli, anteriore e/o posteriore, modulari 19 posti, Consente la facile gestione di modifiche e upgrade. Sono previsti pannelli da 1-2-4-6-8-19 Moduli con LED, Swicth, BNC, SMB, test pint, DB9, DB25, USB, ethernet, DVI, etc
- Possibilità di uso di pannello posteriore compatibile Virginia Panel
- Connessione BSPIO mediante connettori DIN 96 posti, ampiamente sperimentati. (Connettori bus VME rev. C).
- Fissaggio BSPIO mediante brackets con viti M2.5, consentono l'uso e l'handling della fixture senza rischio di "disinserzione" accidentale e caduta dei moduli.
- Predisposizione sul pannello superiore di punti di accesso per smontare le brackets al punto precedente per ottimizzare i tempi di riparazione
- Struttura consolidata, già sperimentata con successo in più di 50 progetti e relative verifiche CE.
- Guida Schede o estrattori custom opzionali



2.4.1 Esploso esemplificativo Fixture Modulare





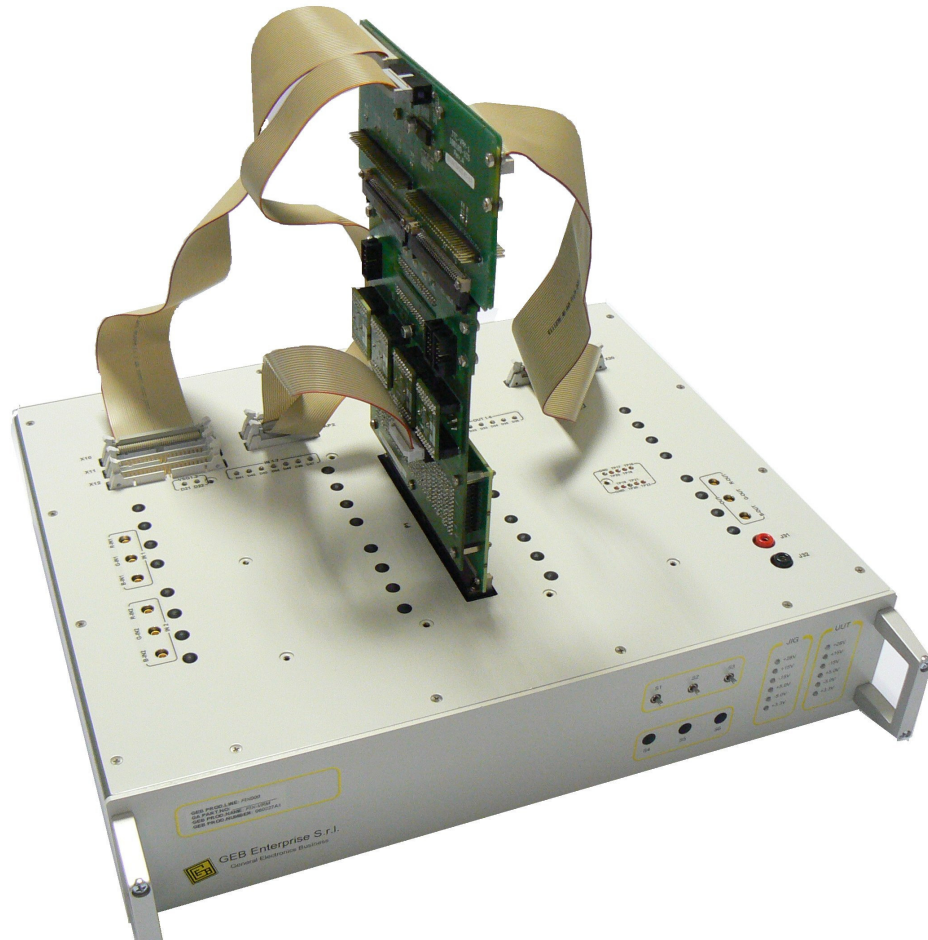
GEB Enterprise S.r.l.

General Electronics Business

Via Rocca di Papa, 21 -00179 Roma, Italy
Email: info@geb-enterprise.com - Web: www.geb-enterprise.com

TS010414
Specifica Generica
Test BSCAN e Fixture

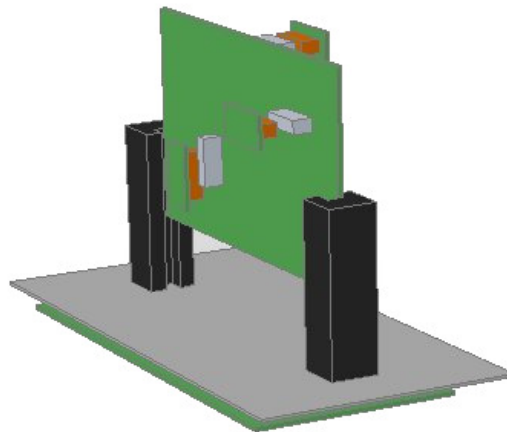
2.4.2 Vista di Una Fixture Modulare con Self Test Adapter



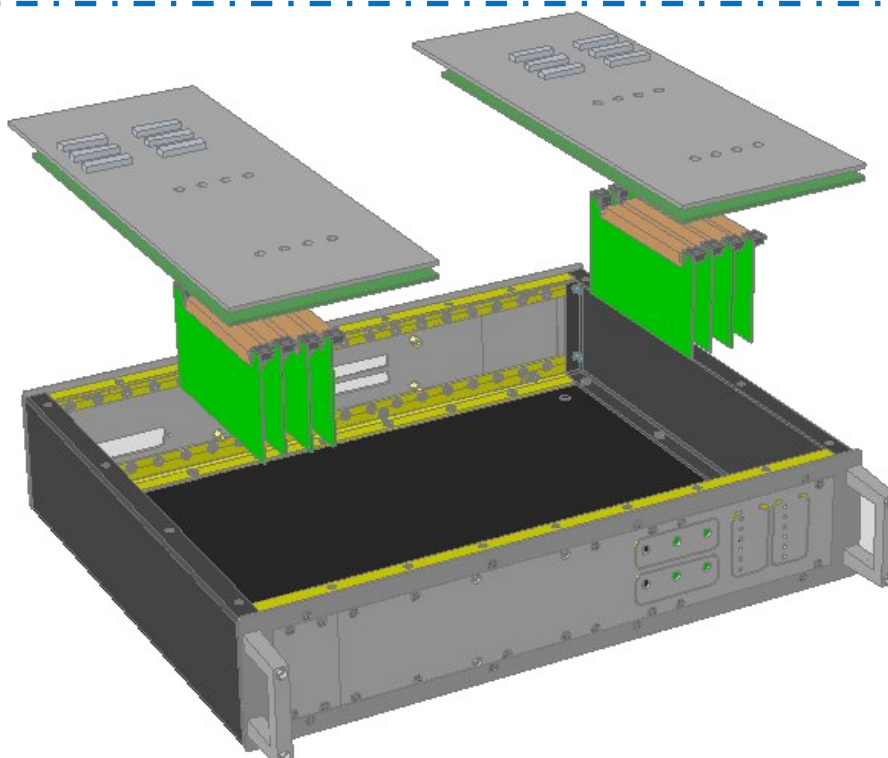


2.5 Fixture Modulare Multi-project

Le fixture multi-project sono pensate per soddisfare l'esigenza di ridurre i costi in progetti nei quali è necessario collaudare più tipi di schede simili, con un massimo di 624 I/O, anche con interfacce di I/O eterogenee (TTL, LVDS, RS232, RS422, RS485, OPTO, Discreti).
La fixture si compone di un'unità base comune e di una parte personalizzata.



Parte Personalizzata



Unità Base comune

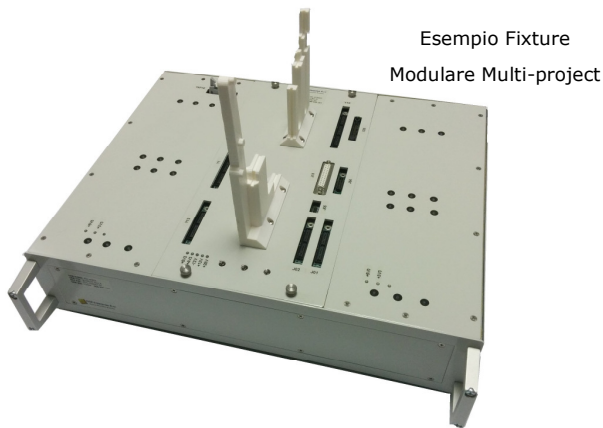


GEB Enterprise S.r.l.

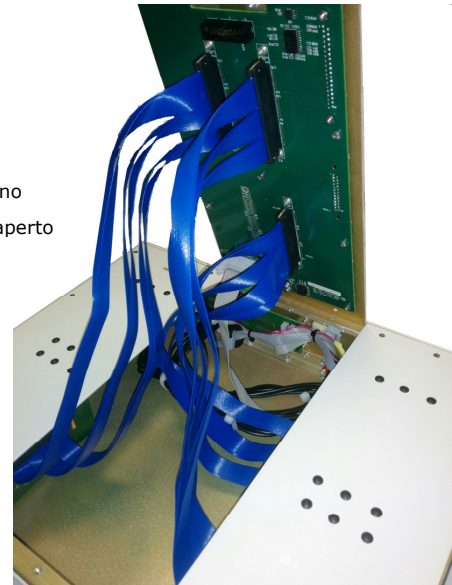
General Electronics Business

Via Rocca di Papa, 21 -00179 Roma, Italy
Email: info@geb-enterprise.com - Web: www.geb-enterprise.com

TS010414 Specifica Generica Test BSCAN e Fixture



Esemplio Fixture
Modulare Multi-project

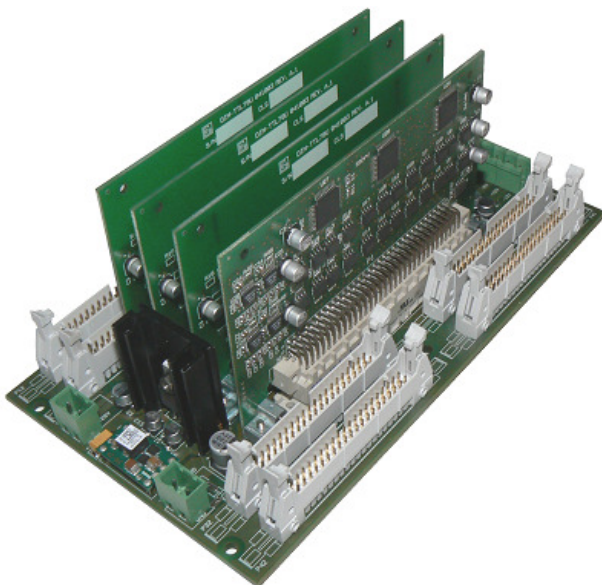


Dettaglio Vano
personalizzato aperto

La parte comune, Standard o Simi-custom, è realizzata in un contenitore DTB19 in cui sono ospitati uno o due schede carriers che possono essere:

- Carrier4 (Simplex4), in cui ognuno può ospitare fino a quattro moduli Boundary Scan I/O (BSPIO) standard per un totale di 312 ttl I/O per carrier e 624 I/O per fixture
- Carrier4hd, come sopra ma con connessione realizzata mediante 2 cavi Samtec alta densità
- Carrier4el, in cui ognuno può ospitare fino a 6 moduli Boundary Scan I/O (BSPIO) 4 ad alta densità e 2 standard per un totale di 724 ttl I/O per carrier e 1448 I/O per fixture.

La parte personalizzata, intercambiabile, è ospitata al centro della fixture, fra i due carrier, ed è realizzata mediante una motherboard per la connessione al connettore principale di scheda. La motherboard è connessa ai carrier mediante cavi, piatti passo 2,54mm o alta densità, dipendentemente dai carriers.



Gli altri connettori presenti sulle schede UUT, top o bottom, di test o di I/O, possono essere raggiunti dai connettori di I/O da prevedere presenti sul lato esterno dei carrier simplex mediante cavi, adattatori a circuito stampato, o in entrambi i modi.

**Carrier4/simplex4
312 I/O max,
Connettori per cavi
piatti passo 2.54mm**



GEB Enterprise S.r.l.

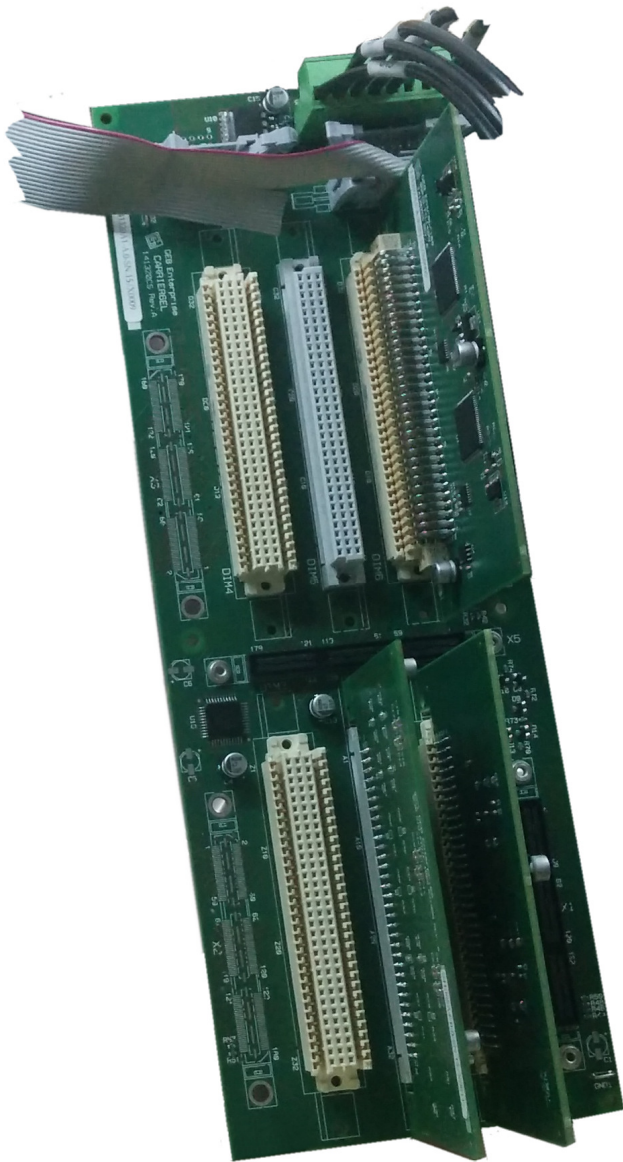
General Electronics Business

Via Rocca di Papa, 21 - 00179 Roma, Italy

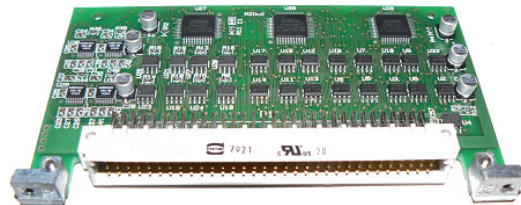
Email: info@geb-enterprise.com - Web: www.geb-enterprise.com

TS010414

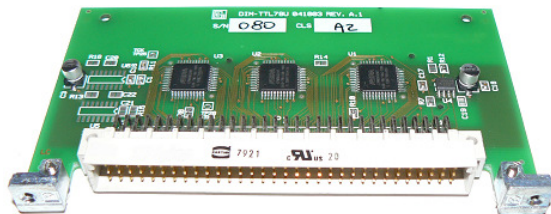
**Specifica Generica
Test BSCAN e Fixture**



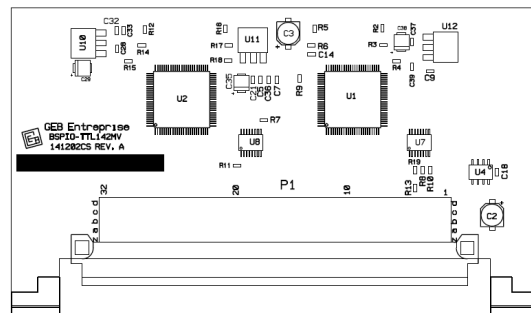
Modulo CARRIEREL
6 Moduli BSPIO
Fino a 724 I/O
5 Connettori 180poli alta densità



**Modulo BSPIO-
STDIF1688**
**con canali LVDS,
RS232, RS485**



**Modulo BSPIO
TTL-78U**
Con 78 canali TTL

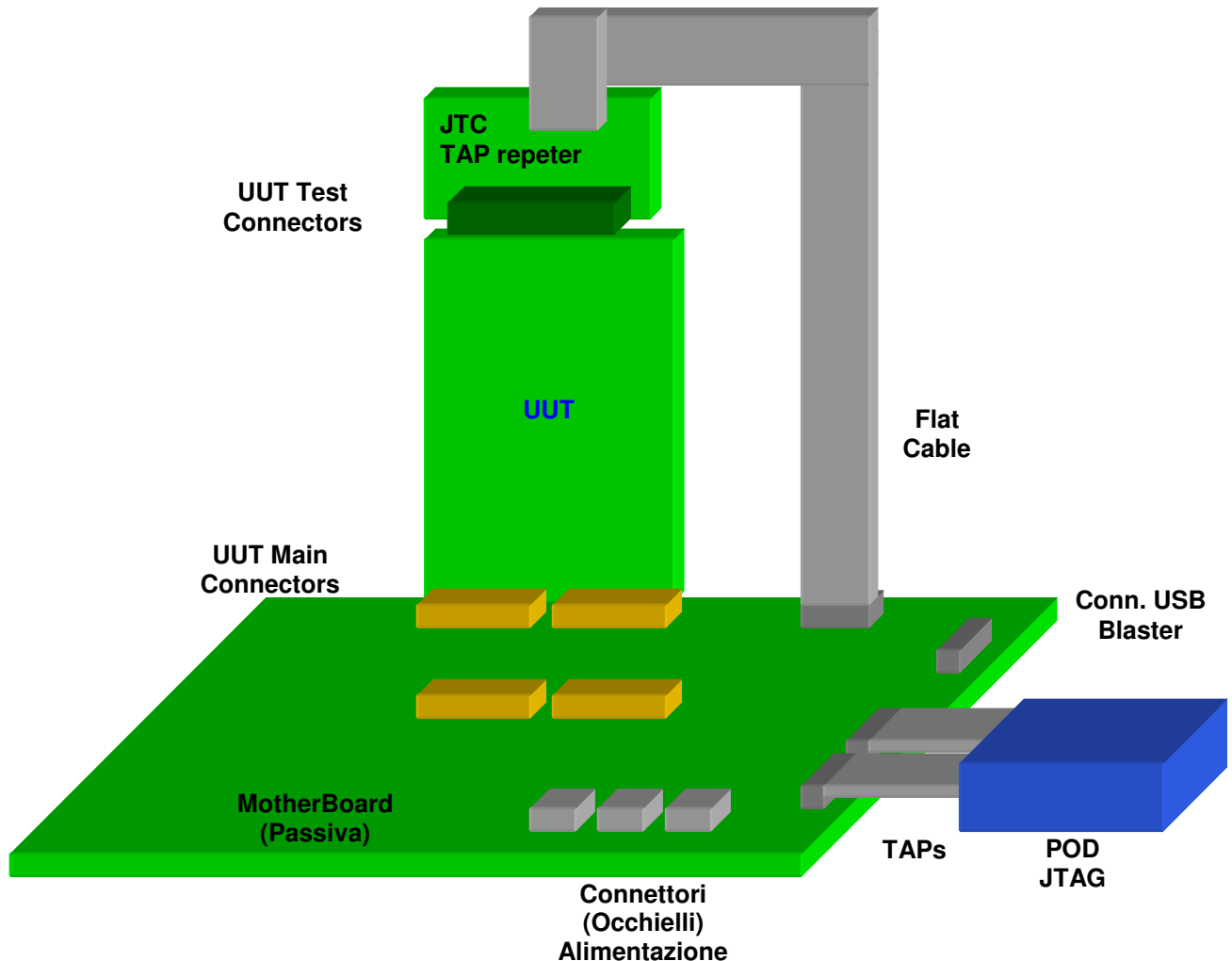


Modulo BSPIO TTL-142MV
**Con 142 canali Multi
Standard**
LVTTTL (3.3V) 2.5V 1.8V



FIXTURE DI TEST LOW COST

La fixture low cost è generalmente associata al livello di test FULL



Si compone normalmente di una motherboard prevalentemente passiva che ospita i connettori UUT portandovi le alimentazioni e eventuali Taps. Sulla motherboard sono previsti o connettori verso il POD, eventuali connettori per programmatori, i connettori di alimentazione.

L'elettronica attiva è limitata a repeaters dei segnali dei TAPS, con eventuale adattamento di impedenza e dei livelli elettrici, e commutatori elettronici nel caso che i Taps debbano essere usati sia per la programmazione mediante programmatori che per il test JTAG.

Qualora la fixture sia associata ad un livello di test FULL sono previste anche le chiusure passive dei segnali di I/O. La fixture è fornita senza contenitore se non diversamente concordato.



2.7 Scheda Descrittiva Sintetica della fornitura

La sottostante scheda è utilizzata per una descrizione sintetica delle attività da svolgere, del livello del test sviluppato, degli oggetti forniti.

Esempio scheda sintetica compilata

Descrizione sintetica	Fornito e/o quantità	Note
Supporto DFT durante il progetto	SI	
Programma di test al livello TRIVIAL	NO	
Programma di test al livello LIGHT	NO	
Programma di test al livello FULL	SI	
Programma di test al livello GOLD	NO	
Programmazione ISP di flash e FPGA	NO	2 Dispositivi
Basic Test parti analogiche	NO	
Assieme Fixture Modulare (*1) comprensiva di una scheda esterna di adattamento ai connettori di test.	NO	
Assieme Fixture Modulare Spare(*1)	NO	
Assieme Fixture Low cost senza contenitore	SI	
Cavo alimentazione	1	
Bscan controller embedded	NO	
Programma Selfest Fixture Open	NO	
Modulo Self Test Adapter(*1)	NO	
Programma Selfest Fixture Closed	NO	
Manuale uso software	SI	
Manuale uso Fixture	SI	
FAI/FACI, CRC, documentazione accessoria EN9100	NO	

Note:

- (*1)La fornitura non include connettori speciali, militari o custom necessari per interfacciarsi al UUT che si presuppongono in C/L.